

Pascal Berthou

Email berthou@laas.fr 📧

ECTS	COURS	TD	TP
60	158	184	216

Objectifs

L'objectif principal de cette formation est de former des cadres pouvant accéder à des postes d'ingénieurs dans l'analyse et la conception de systèmes électroniques et informatiques embarqués.

L'autonomie, la robustesse, la réponse temporelle, la sûreté de fonctionnement, la densité d'intégration sont quelques unes des contraintes spécifiques de tels systèmes. Ces contraintes doivent être judicieusement réparties au sein des différents composants matériels et logiciels de l'architecture afin de rendre le système obtenu performant et compétitif.

La formation est ainsi basée sur des enseignements issus des métiers de l'électronique et de l'informatique industrielle intégrant les méthodes et techniques qui constituent les processus d'une discipline relativement récente, l'Ingénierie Système, fort appréciée, reconnue et pratiquée par la majorité des entreprises du secteur.

Cette année de master 1 introduit, lors du premier semestre, les principes de la gestion de l'énergie appliquée aux systèmes autonomes, un approfondissement des connaissances en Electronique et leurs applications aux capteurs, une introduction aux systèmes microélectroniques et à la fabrication de composants et circuits MOS en salle blanche, et enfin les bases de l'ingénierie système.

Le second semestre est consacré aux concepts fondamentaux et pratiques pour la réalisation des systèmes temps réel et communicants dont la mise en œuvre est effectuée dans le cadre d'un bureau d'étude de 80h.

L'année se conclut par un stage professionnel de 4 mois minimum effectué dans les entreprises du secteur : avionique, spatial, automobile, médical, ...

De nombreux outils métier sont utilisés au travers de la formation tel que Quartus pour la programmation VHDL, Tau G2 pour la modélisation système ou SILVACO pour la simulation physique aux éléments finis.

Pré requis

Les concepts abordés en L3 INGENIERIE DES SYSTEMES ET MICROSYSTEMES EMBARQUES.

Description

Les principaux modules de cette année de master sont énumérés ci-dessous par thème majeur :

- COMPOSANTS ET CIRCUITS DE PUISSANCE
- CAPTEURS ET SYSTEMES ELECTRIQUES NON LINEAIRES
- SYSTEMES MICROELECTRONIQUE
- INGENIERIE SYSTEMES
- FORMATION GENERALE ET TERTIAIRE

- ANGLAIS
- OUTILS POUR SYSTEME TEMPS REELS
- COMMUNICATION DES SYSTEMES
- REALISATION SYSTEMES
- STAGE

Evaluation

Selon sa nature, chaque UE fait l'objet d'un contrôle composé de tout ou partie des épreuves suivantes: un examen écrit terminal, un examen et/ou un contrôle continu de travaux pratiques, un exposé oral et/ou un travail de synthèse écrit. (Voir les fiches des modules pour les spécificités éventuelles.)

La notation est située sur une échelle de 0 à 20. Chaque UE est notée de 0 à 20, 0 est la note la plus basse et 20 la note la plus haute. La note minimale de 10 est requise pour la validation d'une UE.

Chaque semestre est acquis dès lors que toutes les UE du semestre sont validées ou que la moyenne générale des notes obtenues pour les diverses UE, pondérées par leurs coefficients, est supérieure ou égale à 10/20, avec la restriction qu'aucune des notes obtenues dans chaque UE n'est inférieure à 8/20.

L'année est validée dès lors que tous les semestres la constituant ont été validés.

Les mentions sont attribuées par UE, par semestre et par année selon l'échelle ci-après:

- moyenne dans la fourchette 16-20 : mention Très Bien
- moyenne dans la fourchette 14-16 : mention Bien
- moyenne dans la fourchette 12-14 : mention Assez Bien
- moyenne dans la fourchette 10-12 : pas de mention.

Code apogée
UM7NA1M

COMPOSANTS ET CIRCUITS DE PUISSANCE

Vincent BLEY

Email vincent.bley@laplace.univ-tlse.fr ☎ 05 61 5 67 97

ECTS	COURS	TD	TP
6	34	22	24

Objectifs

Donner 2 à 5 lignes

Pré requis

Description

Evaluation

Examen écrit

Ouvrages Conseillés

Ablart Guy

Email guy.ablart@laplace.univ-tlse.fr ☎

ECTS	COURS	TD	TP
6	34	22	24

Objectifs

Approfondissement des connaissances en Electronique à travers les applications non linéaires de l'amplificateur opérationnel, la boucle à verrouillage de phase
Présentation des capteurs, les principes physiques et l'électronique associée

Pré requis

Electronique linéaire : Diode, Transistor bipolaire, Transistor à effet de Champ, Amplificateur opérationnel idéal

Description

Dans cette unité les éléments suivants sont abordés :

- Applications non linéaires de l'Amplificateur opérationnel : Redressement sans seuil, Détecteur de crête, Circuits limiteurs, Echantillonneur-bloqueur, Amplificateur logarithmique, Comparateurs, Bascules de Schmitt, Multivibrateurs.
- Différents montages de conversion analogique-numérique et numérique-analogique : principes, convertisseurs simple et double rampe, réseau en échelle, convertisseurs parallèles, convertisseur Flash.
- La boucle à verrouillage de phase : Principes, éléments constitutifs, stabilité, précision en régime transitoire et permanent, comparateurs de phase à multiplieur, comparateur de phase et de fréquence, oscillateurs commandés en tension, filtre, étude de l'acquisition, plage de capture et de maintien.
- Les capteurs : principes physiques et électronique associée.

Evaluation

Examen écrit
Travaux pratiques

Ouvrages Conseillés

Microelectronics. Millman Mc Graw Hill
Electronique : J.P. Pérez Dunod
Boucle à verrouillage de phase : M. Girard Ediscience
Systèmes à verrouillage de phase J. Encinas Masson

SYSTEMES MICROELECTRONIQUE

Alain Cazarre

Email cazarre@laas.fr ☎

ECTS	COURS	TD	TP
6	24	16	40

Objectifs

Etre capable de faire le lien entre la structure des composants actifs et leurs caractéristiques électriques en vue de la CAO des circuits et fonctions. Ces notions sont nécessaires pour aborder le domaine fondamental de l'électronique analogique, même si on n'en devient pas un spécialiste. Une initiation à la caractérisation d'une part et à la modélisation aux éléments finis sur un environnement CAO universel et utilisé à la fois dans l'industrie et les laboratoires vient compléter les cours TD et TP.

Enfin, l'originalité de ce module est de proposer un stage de fabrication de composants et circuits MOS en environnement Salle Blanche, à l'AIME (pôle CNFM de TOULOUSE).

Pré requis

Il faut avoir des connaissances de base en électrostatique et électrocinétique ainsi que sur les matériaux semi-conducteurs et conducteurs ; en particulier connaître les notions de conductivité. Des connaissances plus précises sur la physique des semi-conducteurs et la jonction PN, développée en L3 du parcours ISME sont préférables.

Description

- PARTIE A: PHYSIQUE ET MODELISATION DES COMPOSANTS ACTIFS
- PARTIE B : NOTIONS FONDAMENTALES DE TECHNOLOGIE
- PARTIE C : TRAVAUX PRATIQUES

Evaluation

Examen écrit

Ouvrages Conseillés

Ouvrages disponibles à la bibliothèque de l'UPS :

-Physique des composants actif à semiconducteurs : G REY-Ph LETURC Ed DUNOD
Université

-Problèmes résolus de physique : composants actif à semiconducteurs (Ed DUNOD
Université : A CAZARRE, G ABLART, JP ULMET)

- Physique des semiconducteurs et des composants électroniques : Problèmes résolus
Ed DUNOD Université H Mathieu , T Bretagnon , P Lefebvre :

Consulter aussi divers sites internet sur le thème et en particulier le site du GIP CNFM
(cnfm.fr)
De nombreux liens y sont proposés.

Alain Cazarre

Email cazarre@laas.fr ☎

ECTS	COURS	TD	TP
.	12	12	0

Description

I : Rappel sur la jonction PN

-Structure de bande, zone de charge d'espace, champ électrique à la jonction - influence des dopages.

-Jonction PN sous polarisation directe: caractéristique courant tension, influence des recombinaisons, charge stockée, relation avec la technologie, résistance série. Limitations en densités de courant et en température.

Jonction sous polarisation inverse.

- Calcul du champ électrique maximum – tension de claquage.

Jonction PN en régime dynamique

- Effets capacitifs, dynamique des charges, admittance

Schéma équivalent, fréquence de coupure.

II : Le transistor bipolaire

-Structure, modèle d'Ebers et Moll.

-Régime statique :

-Calcul du gain statique en fonction des niveaux de polarisation, influence des paramètres technologiques.

-Régime fréquentiel : Schéma équivalent émetteur commun, conductances et transconductances, gain dynamique, -Facteur de mérite.

-Approche HF et gain en puissance.

III : Composants à effet de champ

Le transistor à effet de champ sur GaAs

-Structure, caractéristiques statiques et dynamiques influence des paramètres physiques sur les performances.

Le transistor à effet de champ à grille isolée(MOST)

-Structure MOS, tension de seuil.

-Caractéristiques statiques : Régimes ohmique et saturé.

-Caractéristiques dynamiques : effets capacitifs, schéma équivalent HF, facteur de mérite.

-Evolution des technologies MOS et problématiques.

PARTIE B : NOTIONS FONDAMENTALES DE TECHNOLOGIE

Alain Cazarre

Email cazarre@laas.fr ☎

ECTS	COURS	TD	TP
.	12	4	0

Description

Ce cours est à la charnière entre le cours de la Partie A et l'enseignement pratique de technologie dispensé à l'atelier AIME ainsi que la CAO aux éléments finis.

Les grandes lignes sont : présenter toutes les étapes qui conduisent à la réalisation d'un composants et par extension de circuits intégrés à grande échelle. Nous nous limitons à la technologie Silicium qui s'est ouverte ces 10 dernières années vers la réalisation de Microsystèmes. Il s'agit de l'obtention d'un monocristal de Si et de l'élaboration des plaquettes ou « WAFERS » des processus d'oxydation thermique et basse température, des techniques de dopages (diffusion, l'implantation), de la photolithographie et enfin de la réalisation des contacts ohmiques et du montage. Les aspects simulation du processus seront introduits en vue de préparer le TP de CAO sur l'ensemble SILVACO (ATHENA - ATLAS).

Ouvrages Conseillés

Ouvrages disponibles à la bibliothèque de l'UPS :

- Physique des composants actif à semiconducteurs : G REY-Ph LETURC Ed DUNOD Université
- Problèmes résolus de physique : composants actif à semiconducteurs (Ed DUNOD Université : A CAZARRE, G ABLART, JP ULMET)
- Physique des semiconducteurs et des composants électroniques : Problèmes résolus Ed DUNOD Université H Mathieu , T Bretagnon , P Lefebvre :

Consulter aussi divers sites internet sur le thème et en particulier le site du GIP CNFM
©(cnfm.fr)

De nombreux liens y sont proposés.

PARTIE C : TRAVAUX PRATIQUES

Alain Cazarre

Email cazarre@laas.fr ☎

ECTS	COURS	TD	TP
.	0	0	40

Description

1- Stage de technologie : 30h TP

Ce stage d'une semaine a pour but d'initier les étudiants à la technologie à partir des cours et TD et par une approche très pratique. Ils réalisent des circuits intégrés MOS, étapes par étapes et pratiquent les étapes de lithographie, d'oxydation, de diffusion et de métallisation. Ils utilisent des techniques de caractérisation physique pointues (ellipsométrie, AFM). La caractérisation électrique complète sous pointes et en boîtier est une étape finale importante dans laquelle les notions acquises en cours sont évoquées au travers de la confrontation simulation mesure.

2- CAO aux éléments finis :

Cet enseignement de conception assistée par ordinateur sur l'environnement SILVACO (ATHENA / ATLAS) permet d'initier les étudiants d'une part à la simulation de processus technologiques de fabrication 1D et 2D et d'autre part à la simulation électrique sur la base de modèles physiques traditionnels de dispositifs. Le TP est basé sur le Transistor MOS en s'appuyant sur les résultats obtenus sur les composants réalisés par les étudiants à l'AIME.

Code apogée
UM7NA4M

INGENIERIE SYSTEMES

Jean-Claude Pascal

Email jcp@laas.fr ☎

ECTS	COURS	TD	TP
6	34	22	24

Objectifs

Donner 2 à 5 lignes

Pré requis

Description

Evaluation

Examen écrit

Ouvrages Conseillés

- UML 2 par la pratique : Etudes de cas et exercices corrigés – Pascal Roques – Eyrolles
– ISBN 2-212-11680-2

Code apogée
UM7NA5M

FORMATION GENERALE ET TERTIAIRE

Pascal Berthou

Email berthou@laas.fr 📞

ECTS	COURS	TD	TP
3	0	30	0

Objectifs

- Avoir une initiation de ce qu'est le management
- Mieux appréhender la complexité des situations managériales
- Auto-diagnostiquer son style de management
- Appliquer sur un cas proposé

Pré requis

Aucun

Description

Contexte et enjeux du management situationnel

Définition et caractéristiques du management

Auto-diagnostic de son style

Application : étude de cas : Analyser une situation managériale

Evaluation

Pas d'évaluation

Ouvrages Conseillés

Management : l'essentiel des concepts et des pratiques, S. ROBBINS, Pearson Education, 2004.

INTERVENANT

Didier Bergeot, Formateur/consultant en Gestion des Ressources Humaines

Veronique Perry

Email veronique_perry@yahoo.com 📧

ECTS	COURS	TD	TP
3	0	24	0

Objectifs

Renforcer et/ou développer les capacités de communication tant à l'oral qu'à l'écrit, en anglais général qu'en anglais de spécialité.

Pré requis

Niveau fin de L3

Description

Travail sur les capacités de communication écrites : comprendre un texte, dégager les idées essentielles, trouver la problématique, rédiger un résumé, donner son opinion

Travail sur les capacités de communication orales : comprendre un document audio de 5 minutes environ, en donner un compte rendu oral, donner son opinion, jeux de rôle

Travail sur le CV et la lettre de motivation + entretien d'embauche

Evaluation

Examen écrit/oral

Ouvrages Conseillés

OUTILS POUR SYSTEME TEMPS REELS

Hamid Demmou

Email hamid@laas.fr ☎

ECTS	COURS	TD	TP
3	16	12	12

Objectifs

Le développement d'applications temps réel est aujourd'hui une problématique qui se retrouve dans plusieurs domaines tels que les systèmes de transport, les systèmes embarqués ou les télécommunications. Ces applications possèdent deux caractéristiques qui sont la réactivité et le respect de contraintes temporelles. La complexité croissante de ces applications et l'introduction massive de l'informatique ont conduit à des méthodes et outils de conception et de mise en œuvre permettant de mieux prendre en compte les exigences propres à ce type de système. L'informatique temps réel constitue le composant informatique de l'application qui est à même de respecter ces contraintes.

Le premier objectif de ce module est de donner les notions et concepts de base du fonctionnement des systèmes multitâches. Les spécificités temps réel sont introduites en s'appuyant sur l'étude des exécutifs temps réels et de leur utilisation pour la mise en œuvre d'applications temps réel.

Pré requis

Pas

Description

- **Exécutifs temps réel**
 - définition des systèmes temps réel
 - mécanismes des systèmes multitâches
 - spécificité d'un exécutif temps réel
 - fonctionnalités d'un exécutif temps réel
 - Présentation du noyau temps réel RTAI sous Linux
- **Les ordonnancements temps réel**
 - L'ordonnement dans les systèmes multitâches
 - Les Algorithmes d'ordonnement temps réel

Evaluation

Examen écrit

Ouvrages Conseillés

Code apogée
UM8NA2M

COMMUNICATION DES SYSTEMES

Responsable/enseignant

Email berthou@laas.fr 📞

ECTS	COURS	TD	TP
3	16	12	12

Objectifs

Donner les connaissances de base nécessaires pour avoir la culture réseau indispensable à tout concepteur de système embarqué communicant.

Pré requis

Base de programmation C / microcontrôleur et Unix pour les TP.

Description

Architecture de communication des systèmes embarqués

- Architectures multicouches (modèle OSI, Internet) : les principales fonctionnalités de chaque couche avec les concepts de transmission en bande de base et large bande, de contrôle de flux et d'erreurs, de commutation, d'interconnexion de réseaux, ...
- Réseaux locaux : principales normes et architectures (Ethernet, wireless, ...)
- Introduction aux réseaux pour systèmes embarqués, avec sensibilisation aux problèmes de temps réel et critique, de mobilité, de liaisons sans fil et d'énergie (CAN, AFDX, ...).

Evaluation

Examen écrit

Ouvrages Conseillés

- Les réseaux - Guy Pujolle (Ed. Eyrolles).
- Réseaux multiplexés pour systèmes embarqués : CAN, LIN, FlexRay, Safe-by-Wire... Dominique Paret (Ed. Dunod)

Vincent Boitier

Email vboitier@laas.fr ☎

ECTS	COURS	TD	TP
6	0	0	80

Objectifs

Donner les connaissances de base nécessaires et la méthodologie pour aborder correctement la conception des composants logiques programmables (FPGA, CPLD, ...) en VHDL.

Pré requis

Connaissance de base en logique combinatoire et séquentielle.

Description

- 3 Tps de prise en main du logiciel utilisé (Quartus). Objectifs : réaliser la synthèse de fonctions logiques de différentes façons (en langage graphique ou écriture directe en VHDL), simuler le comportement du système et de valider la réalisation sur des maquettes dédiées (DE1d'Altera).
- Bureau d'étude par binôme (chaque binôme a un sujet différent) avec une partie analyse du cahier des charges, une partie d'analyse fonctionnelle, la synthèse des fonctions en utilisant une description VHDL, simulation globale puis réalisation des typons si nécessaire, test et validation. (sujets proposés l'année dernière ou cette année : commande d'un camescope à distance, réalisation d'un générateur de fonction haute fréquence, analyse de son audio, télémètre US, convertisseur sigma-delta, traitement d'image, capteur et afficheur I²C ...)

Evaluation

Projet

Ouvrages Conseillés

- Michel Aumiaux, Initiation au langage VHDL, Dunod Ed.

STAGE

Karine Isoird

Email kisoird@laas.fr 📞

ECTS	COURS	TD	TP
12	0	0	0

Objectifs

Formation en entreprise

Pré requis

Master 1 Ingénierie des Systèmes et MicroSystèmes Embarqués

Description

Evaluation

Examen oral
Évaluation du rapport de stage
Note de l'encadrant

Ouvrages Conseillés
